

JAN 12 2001
PATENT & TRADEMARK OFFICE

JAN 12 2001
PATENT & TRADEMARK OFFICE

63CO
#4/Priority Paper
4-160
AT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: RYUJI NISHIKAWA)
SERIAL NO: 09/676,234)
FILED: September 29, 2000)
FOR: ELECTROLUMINESCENCE DISPLAY)
DEVICE)
Group Art Unit:
Before the Examiner:

CLAIM FOR PRIORITY

The Assistant Commissioner for
Patents and Trademarks
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of the Japanese Patent Application No. Hei 11-281790 filed on October 1, 1999. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

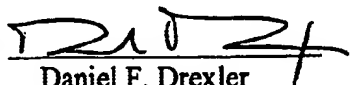
Applicant's hereby claim the benefit of the filing date of October 1, 1999 of the Japanese Patent Application No. Hei 11-281790, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

I HEREBY CERTIFY THAT THIS CORRESPONDENCE
IS BEING DEPOSITED WITH THE UNITED STATES
POSTAL SERVICE AS FIRST CLASS MAIL IN AN
ENVELOPE ADDRESSED TO:
ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D. C. 20231
January 8, 2001
DATE OF DEPOSIT
JENNIFER A. MASON
TYPED OR PRINTED NAME OF PERSON MAILING PAPER OR FEE
JENNIFER A. MASON 1/8/01
SIGNATURE DATE

Respectfully submitted,

RYUJI NISHIKAWA

CANTOR COLBURN LLP
Applicant's Attorneys

By: 
Daniel F. Drexler
Registration No. P47,535
Customer No. 23413

Date: January 8, 2001



日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1 9 9 9 年 1 0 月 1 日

出 願 番 号
Application Number:

平成 1 1 年 特 許 願 第 2 8 1 7 9 0 号

出 願 人
Applicant (s):

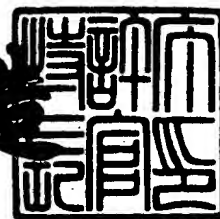
三洋電機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 0 年 9 月 2 9 日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出 証 番 号 出 証 特 2 0 0 0 - 3 0 7 8 8 0 6

【書類名】 特許願

【整理番号】 KHB0991072

【提出日】 平成11年10月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H05B 33/02

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社
社内

【氏名】 西川 龍司

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 近藤 定男

【代理人】

【識別番号】 100109368

【弁理士】

【氏名又は名称】 稲村 悦男

【連絡先】 0 3 - 3 8 3 7 - 7 7 5 1 法務・知的財産部 東京事
務所

【選任した代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

特平 1 1 - 2 8 1 7 9 0

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書
【発明の名称】 E L 表示装置
【特許請求の範囲】

【請求項 1】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜からなるソースが前記 E L 素子に接続された薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記薄膜トランジスタのソース側の拡散領域界面が前記発光層と離間されている事を特徴とした E L 表示装置。

【請求項 2】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第 1 の薄膜トランジスタと、前記半導体膜からなるドレインが前記 E L 素子の駆動ラインに接続され、ゲートが前記第 1 の薄膜トランジスタのソースに接続され、ソースが前記 E L 素子に接続された第 2 の薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記第 2 の薄膜トランジスタのソース側の拡散領域界面が前記発光層と離間されている事を特徴とした E L 表示装置。

【請求項 3】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜からなるソースが前記 E L 素子に接続された薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記 E L 素子と前記薄膜トランジスタのソース側の拡散領域界面との間に前記 E L 素子から発射される光を遮断する遮光膜を設けた事を特徴とした E L 表示装置。

【請求項 4】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第 1 の薄膜トランジスタと、前記半導体膜からなるドレインが前記 E L 素子の駆動ラインに接続され、ゲートが前記第 1 の薄膜トランジスタのソースに接続され、ソースが前記 E L 素子に接続された第 2 の薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記 E L 素子と前記第 2 の薄膜トランジスタのソース側の拡散領域界面との間

に前記 E L 素子から発射される光を遮断する遮光膜を設けた事を特徴とした E L 表示装置。

【請求項 5】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第 1 の薄膜トランジスタと、前記半導体膜からなるドレインが前記 E L 素子の駆動ラインに接続され、ゲートが前記第 1 の薄膜トランジスタのソースに接続され、ソースが前記 E L 素子に接続された第 2 の薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記第 1 の薄膜トランジスタおよび／または前記第 2 の薄膜トランジスタの半導体層の上層に、前記 E L 素子から発射される光を遮断する遮光膜を設けた事を特徴とした E L 表示装置。

【請求項 6】 前記遮光膜は、前記薄膜トランジスタのソース電極またはドレイン電極で兼用する請求項 3、請求項 4 または請求項 5 に記載の E L 表示装置。

【請求項 7】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜からなるソースが前記 E L 素子に接続された薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記薄膜トランジスタの下層に位置し、前記 E L 素子に対応する部分が開口された遮光膜を設ける事を特徴とした E L 表示装置。

【請求項 8】 前記薄膜トランジスタの半導体層の上層に、前記 E L 素子から発射される光を遮断する遮光膜を設けた請求項 7 に記載の E L 表示装置。

【請求項 9】 前記遮光膜は、前記薄膜トランジスタの駆動電源と電氣的に接続され、前記遮光膜と前記薄膜トランジスタのソースが電氣的に接続される請求項 7 または請求項 8 に記載の E L 表示装置。

【請求項 10】 前記遮光膜の開口部は、発光層よりも内側に形成される請求項 7、請求項 8 または請求項 9 に記載の E L 表示装置。

【請求項 11】 陽極と陰極との間に発光層を有する E L 素子と、半導体膜から成るドレインがドレインラインに接続され、ゲートがゲートラインに接続された第 1 の薄膜トランジスタと、前記半導体膜からなるドレインが前記 E L 素子

の駆動ラインに接続され、ゲートが前記第 1 の薄膜トランジスタのソースに接続され、ソースが前記 E L 素子に接続された第 2 の薄膜トランジスタとを備えた表示画素が複数配列して成る E L 表示装置であり、

前記薄膜トランジスタの下層に位置し、前記 E L 素子に対応する部分が開口された遮光膜を設ける事を特徴とした E L 表示装置。

【請求項 1 2】 前記第 1 の薄膜トランジスタおよび／または前記第 2 の薄膜トランジスタの半導体層の上層に、前記 E L 素子から発射される光を遮断する遮光膜を設けた請求項 1 1 に記載の E L 表示装置。

【請求項 1 3】 前記遮光膜は、前記第 2 の薄膜トランジスタの駆動電源と電氣的に接続され、前記遮光膜と前記第 2 の薄膜トランジスタのソースが電氣的に接続される請求項 1 1 または請求項 1 2 に記載の E L 表示装置。

【請求項 1 4】 前記遮光膜の開口部は、前記発光層よりも内側に形成される請求項 1 1、請求項 1 2 または、請求項 1 3 に記載の E L 表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、エレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

【0 0 0 2】

【従来の技術】

近年、エレクトロルミネッセンス (Electro Luminescence: 以下、「E L」と称する。) 素子を用いた E L 表示装置が、C R T や L C D に代わる表示装置として注目されており、例えば、その E L 素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor: 以下、「T F T」と称する。) を備えた E L 表示装置の研究開発も進められている。

【0 0 0 3】

図 7 に有機 E L 表示装置の表示画素を示し、図 8 に有機 E L 表示装置の等価回路図を示す。また、図 9 に図 7 の A - A 線に沿った断面図を示し、図 1 0 に図 7 の B - B 線に沿った断面図を示す。

【0004】

図に示すように、ゲートラインGLとドレインラインDLとに囲まれた領域に表示画素20が形成されている。両信号線の交点付近にはスイッチング素子である第1のTFT1が備えられており、そのTFT1のソースは、保持容量電極2と容量を構成する容量電極3を兼ねるとともに、有機EL素子を駆動する第2のTFT4のゲート15に接続されている。第2のTFT4のソースは有機EL素子の陽極6に接続され、他方のドレインは有機EL素子を駆動する駆動ラインVLに接続されている。

【0005】

また、前記保持容量電極2はクロム等から成っており、上層のゲート絶縁膜7を介して第1のTFT1のソースと一体の容量電極3と重畳し、前記ゲート絶縁膜7を誘電体層として電荷を蓄積している。この保持容量8は、第2のTFT4のゲート15に印加される電圧を保持している。

【0006】

続いて、スイッチング用の第1のTFT1について図7と図9を参照しながら説明する。

【0007】

まず石英ガラス、無アルカリガラス等からなる透明な絶縁性基板10上に、クロム(Cr)、モリブデン(Mo)などの高融点金属からなる第1のゲート電極11が設けられている。この第1のゲート電極11は、図7のようにゲートラインGLと一体で例えば左右に複数本平行に延在されている。また図9の第1のゲート電極11の右隣には、第1のゲート電極11と同一工程で作られた保持容量電極2が形成されている。この保持容量電極は、容量8を構成するため、図7の様に第1のTFT1と第2のTFT4の間で、拡大された部分を有し、これらは左右に延在された保持容量ラインCLと一体で構成されている。

【0008】

続いて、ゲート絶縁膜7を介して多結晶シリコン(p-Siと称する。)膜からなる第1の能動層12が形成されている。この能動層12は、LDD(Lightly Doped Drain)構造が採用されている。即ち、ゲートの両側に低濃度領域が設

けられ、更に外側には、高濃度のソース領域及びドレイン領域が設けられている。前記能動層 12 の上層には、ストッパ絶縁膜 13 が設けられている。このストッパ絶縁膜 13 は、能動層 12 へのイオン注入阻止膜であり、ここでは Si 酸化膜から成る。

【0009】

そして、ゲート絶縁膜 7、能動層 12 及びストッパ絶縁膜 13 上には、例えば、順に SiO₂ 膜、SiN 膜及び SiO₂ 膜が積層された層間絶縁膜 14 が設けられ、ドレインに設けたコンタクトホール C1 介してドレイン電極と成るドレインライン DL が電氣的に接続されている。更に全面には、表面の凹凸を平坦にするため、例えば絶縁性有機樹脂から成る平坦化膜 PLN が形成されている。EL 表示装置は、電流駆動なので、EL 層が均一な膜厚でなければならない。膜厚が薄い部分で電流集中が発生するからである。従って少なくともこの形成領域は、かなりの平坦性が要求されるため、前記平坦化膜 PLN が採用される。

【0010】

次に、有機 EL 素子を駆動する第 2 の TFT4 について図 7 と図 10 を参照して説明する。

【0011】

前述した絶縁性基板 10 上には、前記第 1 のゲート 11 と同一材料の第 2 のゲート電極 15 が設けられており、ゲート絶縁膜 7 を介して第 2 の能動層 16 が設けられている。前述と同様に能動層の上にはストッパ絶縁膜 17 が設けられている。

【0012】

前記能動層 16 には、ゲート電極 15 上の真性又は実質的に真性であるチャンネルと、このチャンネルの両側に、p 型不純物のソース領域及びドレイン領域が設けられ p 型チャンネル TFT を構成している。

【0013】

そして全面には、前述した層間絶縁膜 14 が形成されている。そしてコンタクトホール C2 を介して駆動ライン VL が電氣的に接続されている。更に全面には、前述した平坦化膜 PLN が形成され、コンタクトホール C3 によりソースが露出

されている。そしてこのコンタクトホールC 3を介してITO (Indium Thin Oxide) から成る透明電極 (有機EL素子の陽極) 6が形成されている。

【0014】

有機EL素子20は、前記陽極6、MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層21、及びTPD (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) からなる第2ホール輸送層22、キナクリドン (Quinacridone) 誘導体を含むBebq2 (10-ベンゾ[h]キノリノールベリリウム錯体) から成る発光層23及びBebq2から成る電子輸送層24からなる発光素子層EM、マグネシウム・インジウム合金から成る陰極25がこの順番で積層形成された構造であり、有機EL素子の実質全面に設けられている。

【0015】

有機EL素子の発光原理および動作は、陽極6から注入されたホールと、陰極25から注入された電子とが発光層EMの内部で再結合し、発光層EMを形成する有機分子を励起して励起子を発生させる。この励起子が放射失活する過程で発光層EMから光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0016】

このように、第1のTFT1のソースSから供給された電荷が保持容量8に蓄積され、第2のTFT4のゲート15に印加され、その電圧に応じて有機EL素子を電流駆動し、発光する。

【0017】

【発明が解決しようとする課題】

前述したEL素子は、これから盛んに開発されるものであり、高解像度を実現するためには、画素サイズをできる限り小さくし、限定された表示画素領域により多くの画素を作り込まなければならない。

【0018】

そのため、図7で説明すれば、陽極6と第2のゲート電極15の間隔、陽極6と下の画素のゲートラインGLとの間隔、保持容量と陽極6の間隔等、色々な所

の間隔を狭くしなければならない。

【 0 0 1 9 】

しかしながら、E L 素子は、自発光素子であるため、その光が T F T の能動層に浸入し、暗電流を発生させ、E L 素子の本来の輝度よりもより明るくなってしまう問題があった。

【 0 0 2 0 】

またモノクロで説明すれば、本来グレーで表示されるべき部分が、より白くなってしまう問題もあった。

【 0 0 2 1 】

【課題を解決するための手段】

本発明は、前述した課題に鑑みて成され、第 1 に、薄膜トランジスタのソース側の拡散領域界面を発光層と離間する事で解決するものである。

【 0 0 2 2 】

第 2 に、第 2 の薄膜トランジスタのソース側の拡散領域界面を発光層と離間することで解決するものである。

【 0 0 2 3 】

接合界面の近傍に形成された空乏層内に光が入ると暗電流の発生が顕著である。しかしドレイン領域側に発生した暗電流は、E L 素子に流れる際途中のゲート電極で制御されるが、ソース領域側で発生した暗電流は、そのまま E L 素子に流れ込む。従って、ソース領域内の不純物界面から陽極 6 側に広がる空乏層端も E L 素子から離間させれば、E L 素子から発射される光の浸入を抑制させることができる。

【 0 0 2 4 】

第 3 に、E L 素子と薄膜トランジスタのソース側の拡散領域界面との間に E L 素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【 0 0 2 5 】

第 4 に、E L 素子と第 2 の薄膜トランジスタのソース側の拡散領域界面との間に E L 素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【 0 0 2 6 】

前述したように、特に問題となる第 2 の T F T のソース領域上に遮光膜を形成する事により、光を完全に遮断することができる。

【 0 0 2 7 】

第 5 に、第 1 の薄膜トランジスタおよび／または前記第 2 の薄膜トランジスタの半導体層の上層に、E L 素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【 0 0 2 8 】

第 6 に、遮光膜は、薄膜トランジスタのソース電極またはドレイン電極で兼用する事で解決するものである。

【 0 0 2 9 】

第 7 に、薄膜トランジスタの下層に位置し、E L 素子に対応する部分が開口された遮光膜を設ける事で解決するものである。

【 0 0 3 0 】

遮光膜により、外部から透明基板を介して半導体層に浸入する光を遮断することができ、暗電流の発生を防止することができる。

【 0 0 3 1 】

第 8 に、薄膜トランジスタの半導体層の上層に、E L 素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【 0 0 3 2 】

第 9 に、遮光膜は、前記薄膜トランジスタの駆動電源と電氣的に接続され、前記遮光膜と前記薄膜トランジスタのソースが電氣的に接続される事で解決するものである。

【 0 0 3 3 】

第 1 0 に、遮光膜の開口部は、発光層よりも内側に形成される事で解決するものである。

【 0 0 3 4 】

第 1 1 に、薄膜トランジスタの下層に位置し、前記 E L 素子に対応する部分が開口された遮光膜を設ける事で解決するものである。

【 0 0 3 5 】

第 1 2 に、第 1 の薄膜トランジスタおよび／または前記第 2 の薄膜トランジスタの半導体層の上層に、前記 E L 素子から発射される光を遮断する遮光膜を設ける事で解決するものである。

【 0 0 3 6 】

第 1 3 に、遮光膜は、前記第 2 の薄膜トランジスタの駆動電源と電氣的に接続され、前記遮光膜と前記第 2 の薄膜トランジスタのソースが電氣的に接続される事で解決するものである。

【 0 0 3 7 】

第 1 4 に、遮光膜の開口部は、発光層よりも内側に形成される事で解決するものである。

【 0 0 3 8 】

【発明の実施の形態】

本発明の E L 表示装置について説明する。図 1 は、ボトムゲート型 E L 表示装置の表示画素を平面図で示したもので、点線で囲まれ点でハッチングした領域は、ゲート材料で形成された領域、実線で囲まれハッチングされていない部分は、S i 層（ここでは P - S i 層）、実線で囲まれ斜め点でハッチングした部分は、透明電極で成る部分である。更に実線で囲まれ斜め線でハッチングされた部分が、A l を主成分とする電極で形成された部分である。

【 0 0 3 9 】

図 2、図 3 は、本発明のポイントを説明する図であり、図 1 の B - B 線に対応する部分の拡大図である。更に図 4 は、図 1 の A - A 線に対応する断面図である。尚等価回路は図 8 を参照し、図 8 中、点線で囲まれた部分は、表示画素領域を示す。

【 0 0 4 0 】

なお、本実施の形態においては、第 1、第 2 の T F T 1、4 とともに、ボトムゲート型の T F T を採用しており、能動層として S i 膜を用いている。またゲート電極 1 1、1 5 は、ダブルゲート構造である。

【 0 0 4 1 】

では、図1～図4を参照し、有機EL表示装置を具体的に説明していく。

【0042】

まず、少なくとも表面が絶縁性を有する透明基板10がある。本実施の形態では、EL素子を水分から保護するため、メタルキャップ（カン）がEL材料を封止するように取り付けられている。ただし図面上では省略した。そのため発光光は、前記透明基板10から取り出すため、基板10は、透明である必要があるが、メタルキャップが省略できるならば、発光光を上方から取り出すことができ、透明である必要はない。ここでは、ガラスや合成樹脂などから成る透明基板10を採用している。

【0043】

この透明基板10の上には、図1の画素領域の上側辺に沿って、左右にゲートラインGLが延在されている。また保持容量8の下層電極として作用する保持容量電極2が設けられると共に、この保持容量電極2をつなぐため、保持容量ラインCLが左右に延在されている。両ラインGL、CLは、同層でなるため、点でハッチングしてある。また材料としては、上層にP-Siを採用する理由からCrやTa等の高融点金属が採用される。ここでは、約1000～2000ÅのCrがスパッタリングにて形成されている。またパターニングの際は、ステップカバレッジが考慮され、側辺はテーパ形状に加工されている。

【0044】

続いて、全面にはゲート絶縁膜7および能動層が積層されて形成されている。ここでは、ゲート絶縁膜と、能動層12、16および保持容量8の上層電極である容量電極3の材料であるa-SiがプラズマCVDで形成されている。具体的には、下層より約500ÅのSi窒化膜、約1300ÅのSi酸化膜および約500Åのa-Siが連続プラズマCVDで形成される。

【0045】

このa-Siは、約400度の窒素雰囲気中で脱水素アニールが行われ、その後、エキシマレーザによりP-Si化される。また符号13は、Si酸化膜から成るストッパ絶縁膜であり、能動層12、16のイオン注入時のマスクとなる。この時前記マスクとしてレジストマスクを代用する場合は、不要である。レジス

トマスクは、注入後に除去される。図 3 は、このレジストをマスクにした場合の構造を示している。どちらで使用しても良いが、一般的には、2つのTFTは、どちらかに統一されて使用される。

【0046】

第1のTFT1は、P（リン）イオンが注入され、Nチャンネル型のソース、ドレインが形成され、第2のTFT4は、Bイオンが注入されてPチャンネル型のソース、ドレインが形成されている。

【0047】

またP-Si化された膜は、図1のように、ホトリソグラフィ技術によりパターンニングされている。つまり第1のTFT1のP-Si層は、ゲートラインGLとドレインラインDLの左上交差部近傍で、ドレインラインDLと重畳し、ゲート電極11の上層を延在した後、保持容量電極2と重畳する容量電極3として延在されている。またこの容量電極3は、第2のTFT4のゲート電極15と電氣的に接続するために用いられる接続配線30右端の下層に延在される。一方、第2のTFT4のP-Si層は、右側の駆動ラインVLの下層から第2のゲート電極15の上層を延在し、透明電極から成る陽極6の下層に延在されている。

【0048】

そして全面には、層間絶縁膜14が形成されている。この層間絶縁膜14は、下層から約1000ÅのSi酸化膜、約3000ÅのSi窒化膜、1000ÅのSi酸化膜の三層構造が連続CVDで形成されている。この層間絶縁膜は、少なくとも一層有れば良く、膜厚もこれに限らない。

【0049】

次に、層間絶縁膜14の上には、図1の斜め線でハッチングしたドレインラインDL、駆動ラインVLおよび接続配線30が形成される。当然コンタクトが形成され、ドレインラインDLと第1のTFT1の能動層とのコンタクト孔C1、駆動ラインVLと第2のTFT4の能動層とのコンタクト孔C2、接続配線30と容量電極3とのコンタクト孔C4は、それぞれの半導体層が露出されている。また接続配線30と第2のゲート電極15のコンタクト孔C5は、前述のコンタクト孔とは異なり、ゲート絶縁膜が余分に積層されているため、更にエッチング

されCrが露出されている。このライン材料は、下層に1000ÅのMo、上層に7000ÅのAlが積層された構造であり、Moは、バリア層である。

【0050】

更に約1～3μmの絶縁材料から成る平坦化膜PLNが全面に形成されている。この平坦化膜PLNの採用の理由の一つとして、従来例でも述べた有機EL用の膜にある。この膜は、第1のホール輸送層21、第2ホール輸送層22、発光層23及び電子輸送層24から成る。またホール輸送層は、一層から構成されても良い。これらEL材料は、非常に薄い膜の積層体である。またEL素子は、電流駆動であるため、これらの膜厚が極めて均一に形成されないと、膜厚の薄い部分を介して電流が大量に流れ、その部分にひときわ輝く輝点が発生すると同時に、このポイントは、有機膜の劣化を発生し、最悪の場合破壊に至る。従って、この破壊を防止するには、陽極6を含む全面ができるだけ平坦である必要がある。ここではアクリル系の液状樹脂が塗布され、硬化後は平坦になる。もちろんこの平坦化膜PLNは、これに限らない事は言うまでもない。

【0051】

ここでは、陽極6と第2のTF T4のソースが接続されるため、平坦化膜PLNおよび層間絶縁膜14が開口され、第2の能動層16が露出されたコンタクト孔C3が形成されている。

【0052】

更に少なくとも陽極6上には、EL素子を構成する有機膜が形成されている。まず陽極6の上には、MTDATA (4,4-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層21、及びTPD (4,4,4-tris(3-methylphenylphenylamino)triphenylamine) からなる第2ホール輸送層22、キナクリドン (Quinacridone) 誘導体を含むBebq2 (10-ベンゾ[h]キノリノールーベリリウム錯体) から成る発光層23及びBebq2から成る電子輸送層24からなる発光素子層EM、マグネシウム・銀 (Ag) 合金、AlとLiの合金またはAl/LiF等から成

る陰極 2 5 が積層形成された構造である。また、陰極 2 5 は A l と L i F の積層体（L i F が非常に薄く実質合金と成っている）を採用している。

【 0 0 5 3 】

ここで陽極 6 は、画素毎にパターニングされる必要があるが、陽極 6 の上の膜は、構造により区別される。

- ①：陽極 6 から陰極 2 5 まで画素毎にパターニングされる第 1 の構造
- ②：①に於いて、陰極 2 5 は、パターニングされず、実質的に表示領域全域にベタで形成される第 2 の構造。
- ③：陽極 6 だけが図 1 の様に画素毎にパターニングされ、陽極の上層から陰極までは、前記ベタの第 3 の構造。

ただし、陰極 6 は、わざわざパターニングすることもないので一般には全面ベタ構造を採用している。また図面では、陽極 6 と陰極 2 5 が短絡してる如く図示されているが、E L 素子の有機膜は、陽極 6 周辺も含み完全に覆われているので短絡は防止されている。これは従来例でも同じである。また陽極 6 のエッジをカバーするように、平坦化膜 P L N の上に更に別の平坦化膜が形成されても良い。

【 0 0 5 4 】

更に、表示領域の E L 層、または全ての E L 層をカバーするメタルキャップ（カン）が形成されている。E L 層は、水を吸湿すると劣化し、水の浸入に対して保護が必要となるからである。従って E L 層を劣化させず、耐湿性の高い膜、例えば樹脂膜でキャップの代用としても良いし、更にこの上にメタルキャップをしても良い。

【 0 0 5 5 】

有機 E L 素子の発光原理および動作は、陽極 6 から注入されたホールと、陰極 2 5 から注入された電子とが発光層 E M の内部で再結合し、発光層 E M を形成する有機分子を励起して励起子を発生させる。この励起子が放射失活する過程で発光層 E M から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【 0 0 5 6 】

本発明の特徴は、E L 素子 2 0、具体的には発光層が発射される光が、能動層

に浸入するのを抑制する事にある。

【0057】

ここで図2に於いて、ポリSi層（能動層）16にハッチングした領域は、不純物注入領域である、この注入領域とI層の界面を左からF1、F2、F3、F4とする。ここでシングルゲート構造として、2つのゲートを一体とすればF2とF3は無くなる。

【0058】

本発明の第1のポイントは、拡散領域界面F1をEL素子（特に発光層）から離間したことにある。離間させることにより、拡散領域界面への光の浸入を抑制することができる。特に拡散領域界面には空乏層が発生し、この中に光が浸入すると暗電流の発生は、より顕著になる。また例えば界面F4でも空乏層が発生し、光が浸入すれば、暗電流が発生する。しかしドレイン側は、ゲート電極を介してソース領域に流れるため、暗電流も含めた全電流がゲート電極で制御される。しかしソース領域側にある界面F1は、この制御電極を介さず直接EL素子に流れ込むため、問題は大きくなる。従って界面F1は、できる限りEL素子20から離間されることが好ましい。図1、図2は、第2のゲート電極15を駆動ラインVL側にずらし、界面F1を離間させている構造を示している。

【0059】

また光をTFTの能動層に浸入させない構造として、図1の遮光膜BM1、図3のBM2がある。遮光膜BM1は、第1の能動層12の上層で且つ上隣の表示画素になるEL素子よりも下層に配置されている。

【0060】

一方、図3のBM2は、EL素子20と前記第2の能動層16の間に遮光膜BM2が設けられている。特にここでは、駆動ラインVL（ドレイン電極DE）と同一材料で成るソース電極SEが界面F1を覆うように右側に延在されて形成されている。その結果矢印で示すようにEL素子で発光された光は、界面F1には浸入されない。また点線で示すようにF4も含みできる限りドレイン電極DEに近接させた方がよい。また遮光膜はソース電極SEから延在させても良い。

【0061】

図 1 の遮光膜 B M 1 は、能動領域 1 2 の上にアイランド状に形成されているが、図 3 のようにドレイン電極 D E を延在させても良い。また図 3 の遮光膜 B M 2 も図 1 の様にアイランド状に配置しても良い。

【 0 0 6 2 】

図 3 に於いては、コンタクト孔 C 3 に対応する部分は、ソース電極 S E と能動層のコンタクト孔、陽極 6 とソース電極とのコンタクト孔が形成されることになる。

【 0 0 6 3 】

以上、ボトムゲート型構造で説明してきたが、本発明は、トップゲート型構造でも採用でき、第 2 の実施の形態として以下に説明する。

【 0 0 6 4 】

トップゲート型構造の平面パターンは、ボトムゲート型構造と実質同じであるので図 1 を代用する。また図 1 の A - A 線に対応する断面図を図 5 に、B - B 線に対応する断面図を図 6 に示した。これよりトップゲート型の図面は、符号の下二桁を前実施の形態と同じ数字にしている。

【 0 0 6 5 】

簡単に説明すれば、全面には絶縁層 I L が形成される。この絶縁層 I L は、下層に 5 0 0 Å の S i 窒化膜、上層に 1 0 0 0 Å の S i 酸化膜が積層されたものである。尚、S i 窒化膜は、ガラスから溶出する不純物のストッパとして働く。

【 0 0 6 6 】

続いて、第 1 の T F T 1 0 1 の能動層 1 1 2、この能動層 1 1 2 が延在されて成る保持容量 8 の下層電極、第 2 の T F T 1 0 4 の第 2 の能動層 1 1 6 の形成部分に半導体層 (P - S i または a - S i) が形成されている。

【 0 0 6 7 】

更には、全面にゲート絶縁膜 1 0 7 が積層され、この上にゲート電極 1 1 1、ゲート電極 1 1 1 と一体のゲートライン G L が形成されると同時に、保持容量 1 0 8 の上層電極が前記ゲート電極と同一材料で同層に形成されている。この保持容量 1 0 8 の上層電極は、図 1 の保持容量電極 2 に相当し、保持容量ライン C L も含めて一体で左右に延在して形成される。ここでゲート電極材料は、前述した

高融点金属材料の他に Al を主成分とした材料を用いても良い。Al が使用できる理由として、層間絶縁膜 114 がプラズマ CVD 等で低温成膜できるからである。

【0068】

また能動層である半導体層は、前記ゲート電極材料で形成されたパターンをマスクとして不純物が注入される。もちろん P チャンネルと N チャンネルの TFT があるため、一方はレジストにてマスクされる（これはボトムゲート型構造でも同様である。）。そして不純物が注入された後に半導体層がパターンニングされる。また保持容量電極 102 の下層の半導体層は、不純物が注入されない。しかしここに前記第 1 のゲート電極 111 に加わる電圧、あるいはそれ以上の電圧を加え、半導体層にチャンネルを発生させることで電極として活用している。

【0069】

更に層間絶縁膜 114 が形成された後、ドレインライン DL や駆動ライン VL が形成され、その上に平坦化膜 PLN が形成された後に陽極 106 として透明電極が形成される。この陽極 106 と第 2 の TFT 104 とのコンタクト C3 は、図 3 と同様であり、駆動ライン VL と同層にソース電極 SE が形成される。遮光膜 BM2 は、このソース電極 SE が能動層をカバーするように形成されても良いし、図 6 のようにアイランド状に形成されても良いし、ドレイン電極から延在されても良い。また遮光膜 BM2 を採用せず、図 2 のように離間させても良い。

【0070】

一方、図 5 に於いて遮光膜 BM1 は、ドレインインライン DL（ドレイン電極）から延在させても良いし、図 6 の如くアイランド状に配置しても良い。

【0071】

また EL 素子 20 は、前実施の形態と同様なので説明は省略する。

【0072】

またトップゲート型構造、ボトムゲート型構造共に透明基板の下層から浸入する外からの光を防止するために、遮光膜を配置しても良い。

【0073】

この遮光膜は、図では省略したが、透明基板 10（110）の上に直接被着さ

れ、EL素子20（陽極6）を露出するように開口部が形成されている。材料としては、高融点金属材料が好ましく、ここでは1000～2000ÅのCrが採用されている。そして上層の導電材料または能動層との絶縁が考慮されて、絶縁層が形成されている。例えば、下から500ÅのSi窒化膜、1000ÅのSi酸化膜が積層されて構成されている。

【0074】

この遮光膜BMは、陽極6（106）の部分が露出開口されて、それ以外は実質全面に形成されているので、開口部を除いて外部からの光の浸入が防止され、これによっても暗電流の防止が可能となる。

【0075】

また遮光膜の抵抗値は非常に小さく、そのバラツキも少ない。従ってこの遮光膜と駆動ラインを電氣的に接続させたり、更には遮光膜と電源入力端子Tとを電氣的に接続させれば、各画素に印加される電圧は、従来の構造と比べより均一となる。尚この駆動電源入力端子Tは、駆動電源に接続されている。

【0076】

図8の等価回路からも明らかなように、駆動ラインVLは、表示領域内において、列方向に延在しており、列方向の各表示画素に接続されて駆動電流を供給している。この表示領域は、かなりの長さになり、抵抗分が発生するが、遮光膜BMと接続させることで、隣接する表示画素には実質同電位の電圧が印加されることになる。また電流も遮光膜BMから供給されることになり、各表示画素に設けられた有機EL素子に本来供給すべき電流を供給することができるので、前述した抵抗分による表示劣化、表示の明るさの低下を防止することができる。

【0077】

更に遮光膜のコンタクト孔の数について述べる。遮光膜の全域においてコンタクト孔は、少なくとも一カ所で形成されれば、抵抗の減少は抑制できる。しかし各画素毎に一定小個数を配置すれば、抵抗の分布、電圧の分布が更に均一となり、本来流れる電流、すなわち発光すべき輝度をより忠実に再現させることができる。

【0078】

上述の実施の形態においては、半導体膜として p - S i 膜を用いたが、微結晶シリコン膜又は非晶質シリコン膜等の半導体膜を用いても良い。

【 0 0 7 9 】

また遮光膜 B M は、陽極よりも内側に形成することで、開口部 O P の内側に非発光領域が設けられないため、光っている画素の周囲を鮮明にさせると同時に、開口部が狭くなる分、遮光膜 B M 全体の抵抗値をより下げることができる。

【 0 0 8 0 】

上述の実施の形態においては、有機 E L 表示装置について説明したが、本発明はそれに限定されるものではなく、発光層 E M が無機材料から成る無機 E L 表示装置にも適用が可能であり、同様の効果が得られる。

【 0 0 8 1 】

また各画素に 2 つの T F T を採用しているが、 1 つの T F T で E L 素子を駆動することも可能である。

【 0 0 8 2 】

【発明の効果】

以上の説明からも明らかなように、薄膜トランジスタのソース側の拡散領域界面を発光層（または陽極）と離間する事で、E L 素子から発射される光が界面（または空乏層）に浸入するのを抑制することができる。

【 0 0 8 3 】

また E L 素子と薄膜トランジスタのソース側の拡散領域界面との間に E L 素子から発射される光を遮断する遮光膜を設ける事で、E L 素子から発射される光が界面（または空乏層）に浸入するのを抑制することができる。

【 0 0 8 4 】

また遮光膜を、薄膜トランジスタのソース電極またはドレイン電極で兼用する事で、別途工程を付加せずに遮光膜を形成させることが可能となる。

【 0 0 8 5 】

また薄膜トランジスタの下層に位置し、E L 素子に対応する部分が開口された遮光膜を設ける事で、透明基板の下層から浸入する光を遮断でき、この光による暗電流の発生も抑制できる、

また表示画素毎にコンタクト孔を設けることで、実質全ての表示画素のムラを抑制できる。

【 0 0 8 6 】

更には、駆動電源を遮光膜と接続し、前記遮光膜と前記第 2 の T F T のドレインを電氣的に接続する事で、従来駆動ラインの延在方向に沿って抵抗分が発生し抵抗値のバラツキが発生したが、この構造により、このバラツキを抑えることができる。しかも駆動ラインを省略する事もできる。

【 0 0 8 7 】

従って、従来では、グレー（灰色）に表示されるべき所が白くなったりする中間色の色再現性が失われていたが、本発明により暗電流が抑制されるため、より中間色の色再現性が向上される。また E L 素子の部分（発光層）が開口された遮光膜を採用しているので、各画素毎にクッキリと表示され、映像の鮮明さの向上、混色の防止が実現できる。

【図面の簡単な説明】

【図 1】

本発明の E L 表示装置の表示画素の平面図である。

【図 2】

図 1 に於ける第 2 の T F T の図である。

【図 3】

図 1 に於ける第 2 の T F T の図である。

【図 4】

図 1 の A - A 線に於ける断面図である。

【図 5】

図 1 の A - A 線の断面に相当し、トップゲート型 T F T を採用した E L 表示装置の断面図である。

【図 6】

図 1 の B - B 線の断面に相当し、トップゲート型 T F T を採用した E L 表示装置の断面図である。

【図 7】

従来の E L 表示装置の表示画素の平面図である。

【図 8】

従来の E L 表示装置の等価回路図である。

【図 9】

図 7 の A - A 線の断面図である。

【図 1 0】

図 7 の B - B 線の断面図である。

【符号の説明】

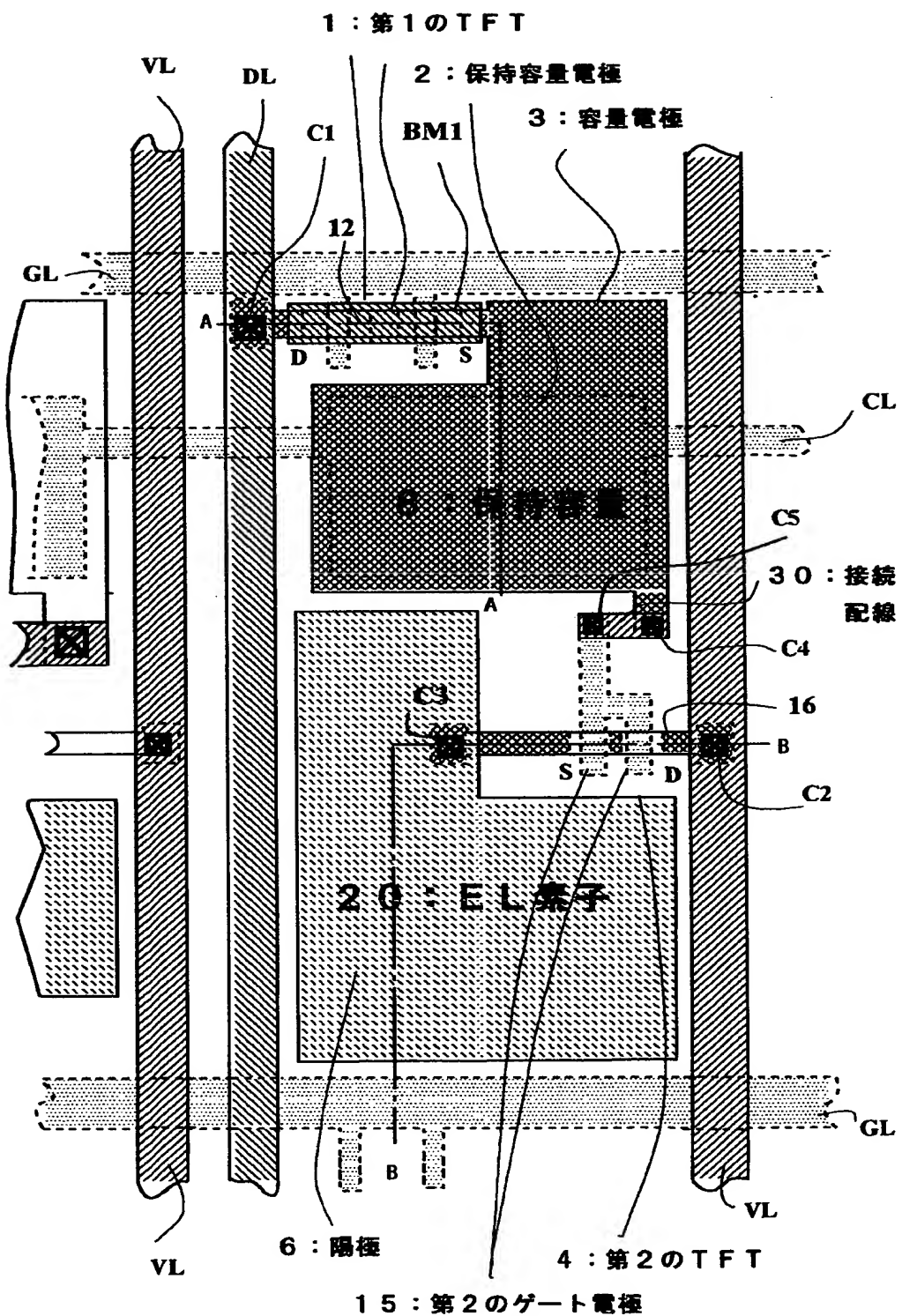
1	第 1 の T F T
2	保持容量電極
3	容量電極
4	第 2 の T F T
6	陽極
7	ゲート絶縁膜
8	保持容量
1 4	層間絶縁膜
2 0	E L 素子
G L	ゲートライン
D L	ドレインライン
C L	保持容量ライン
V L	駆動ライン V L
B M	遮光膜

特平 1 1 - 2 8 1 7 9 0

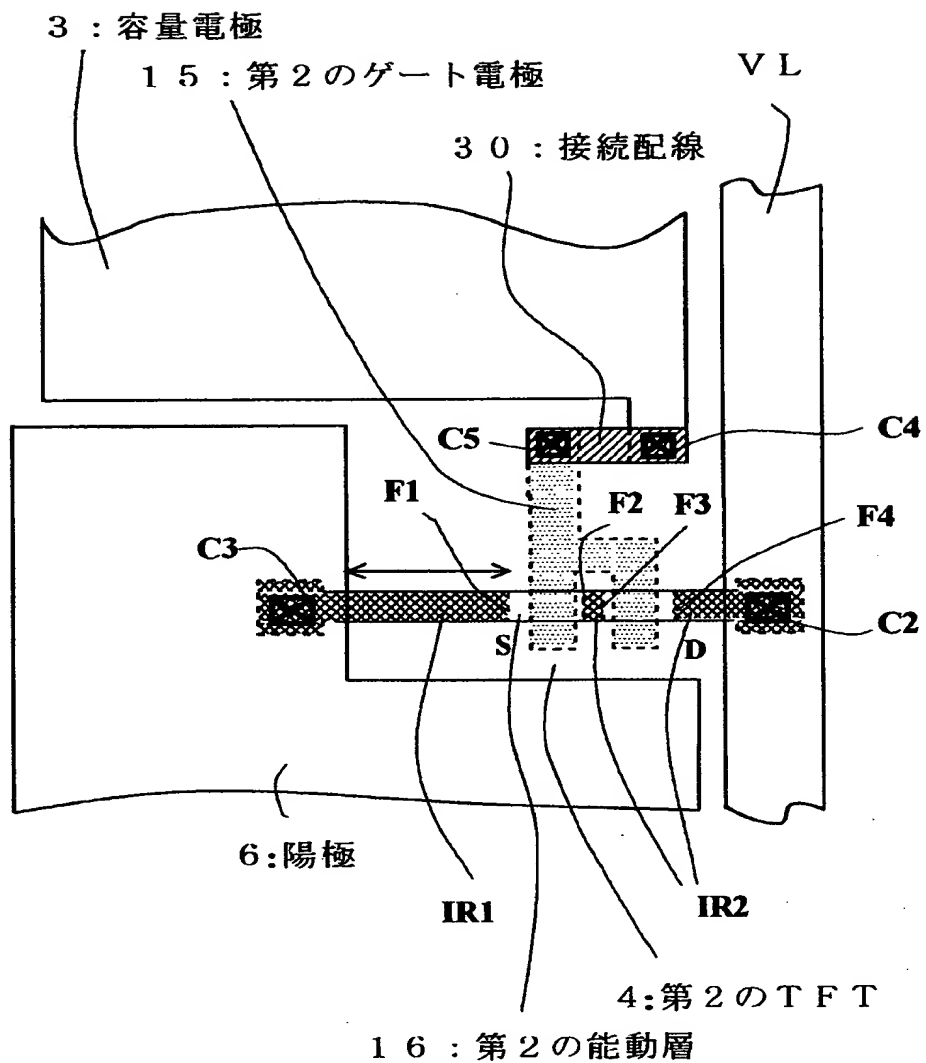
【書類名】

図面

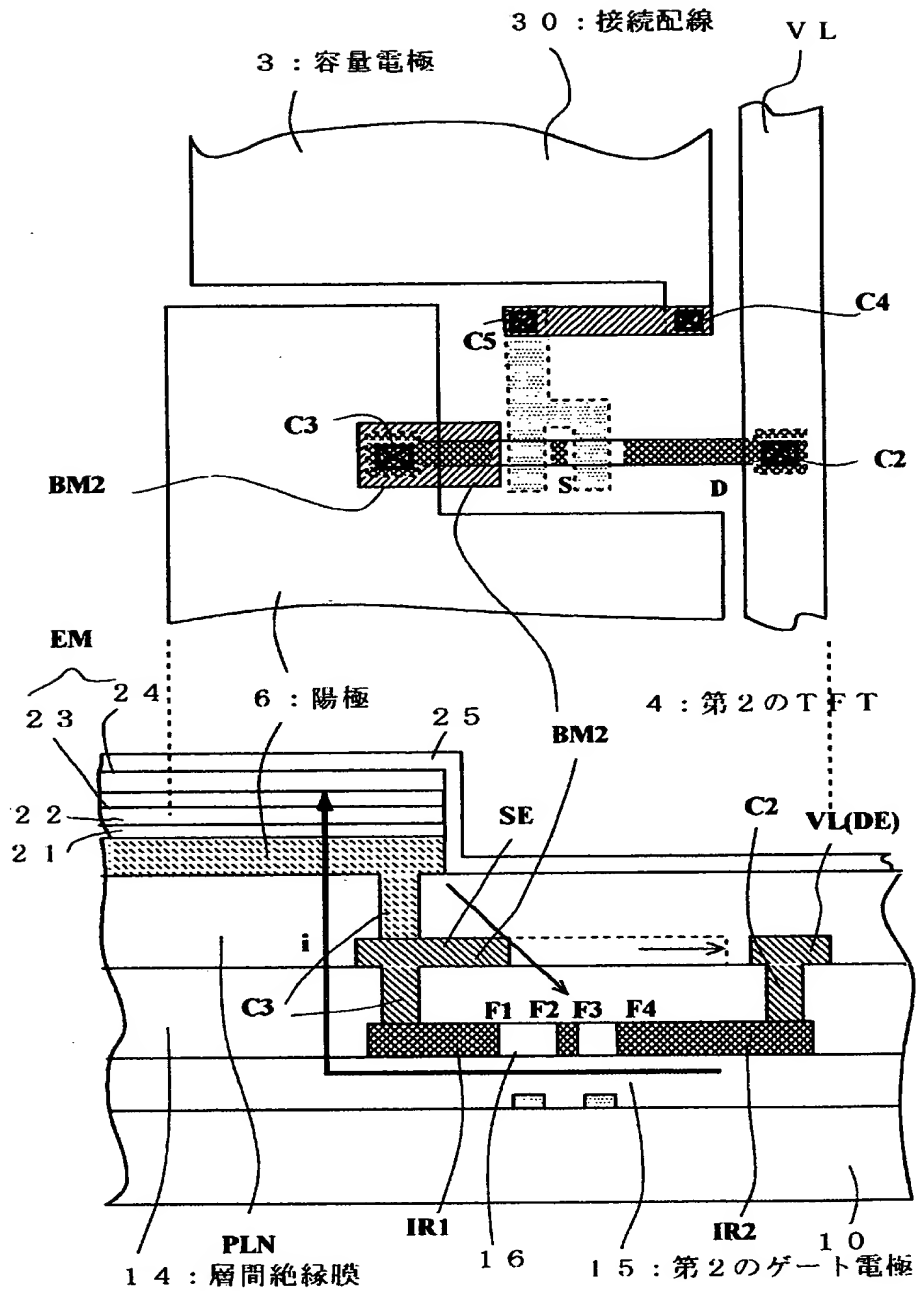
【图 1】



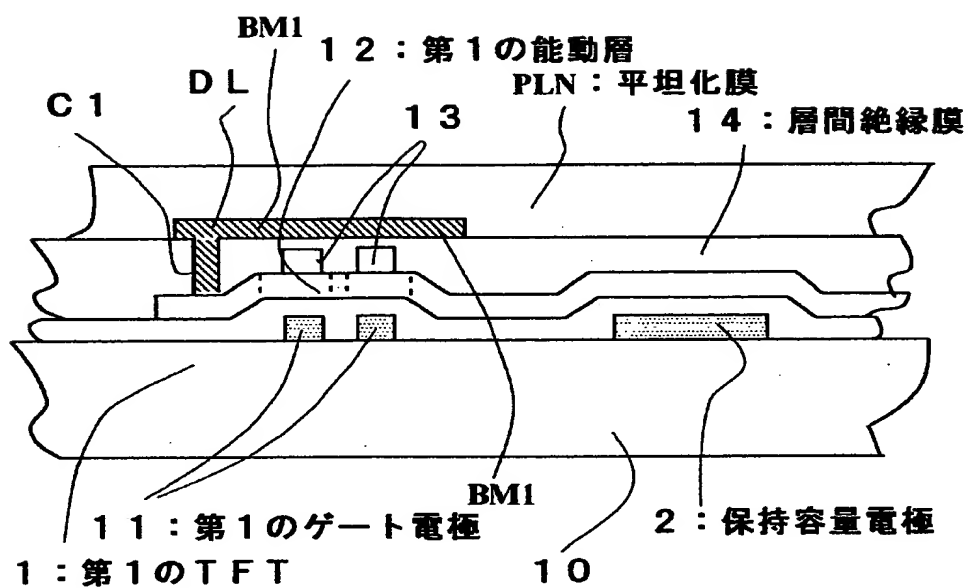
【図 2】



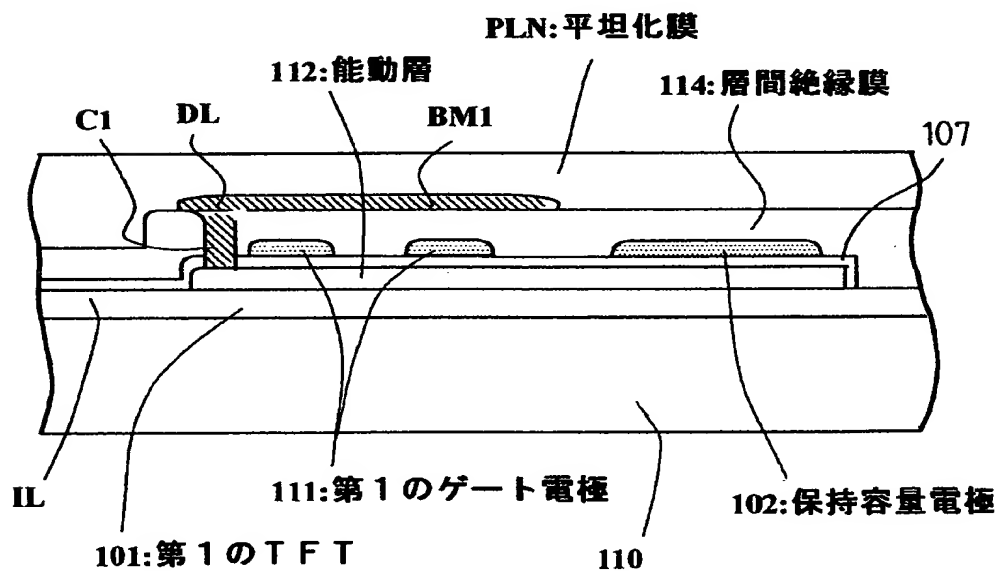
【図 3】



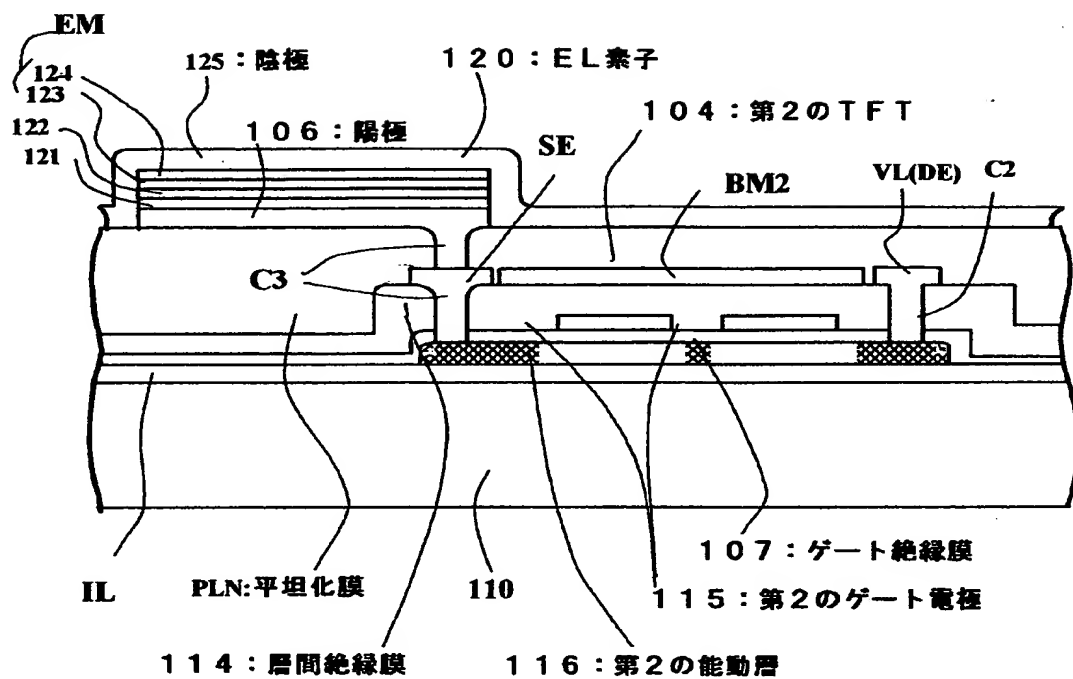
【図 4】



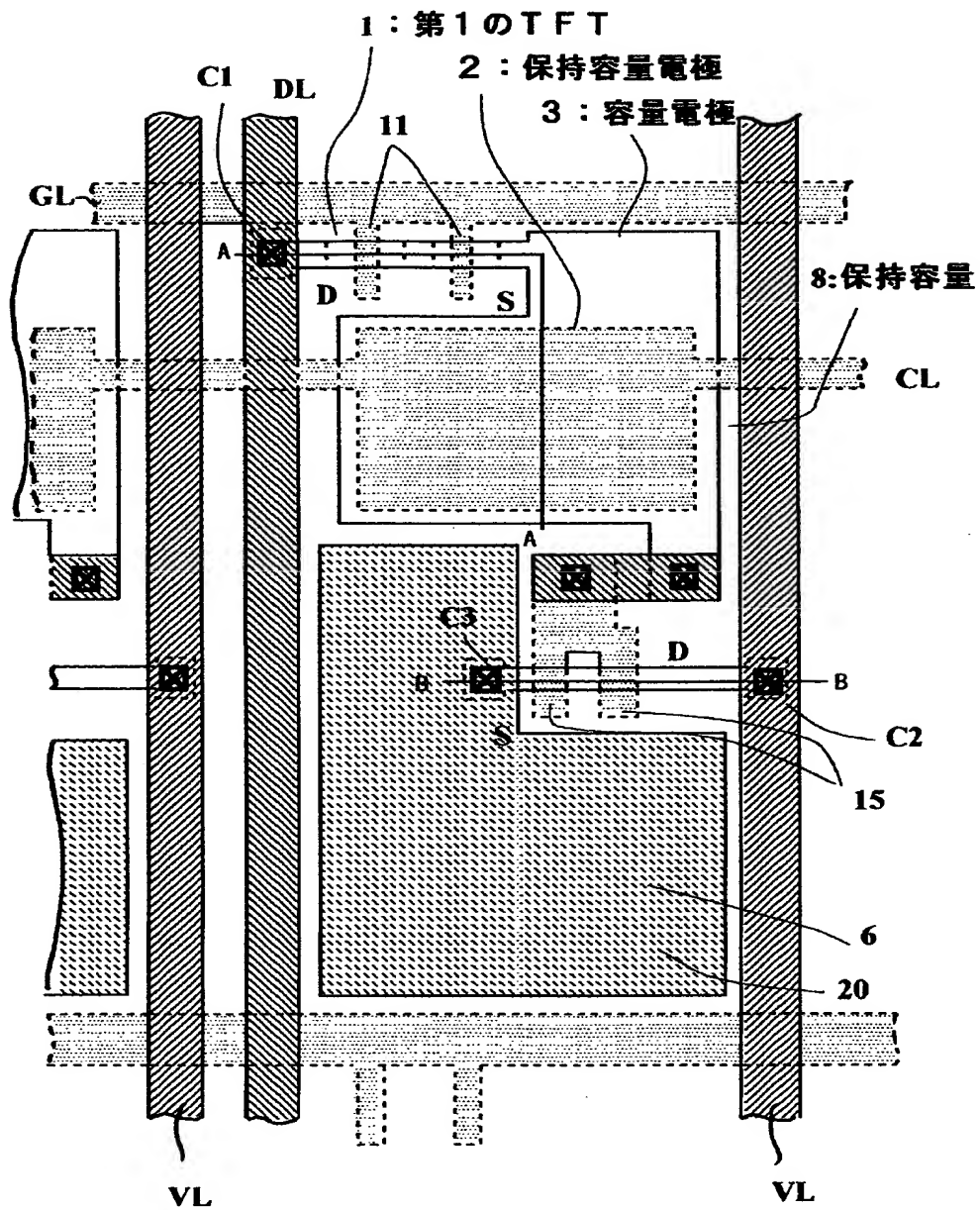
【図 5】



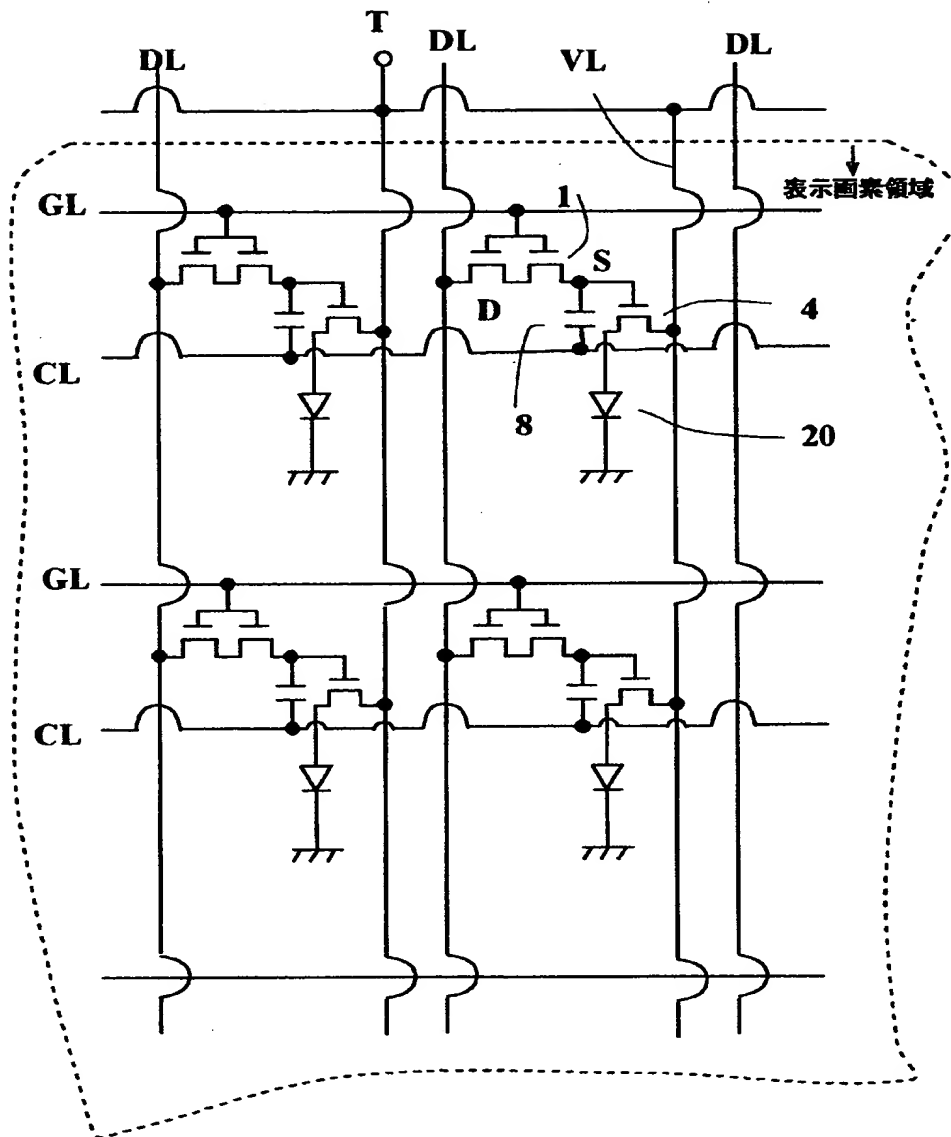
【図 6】



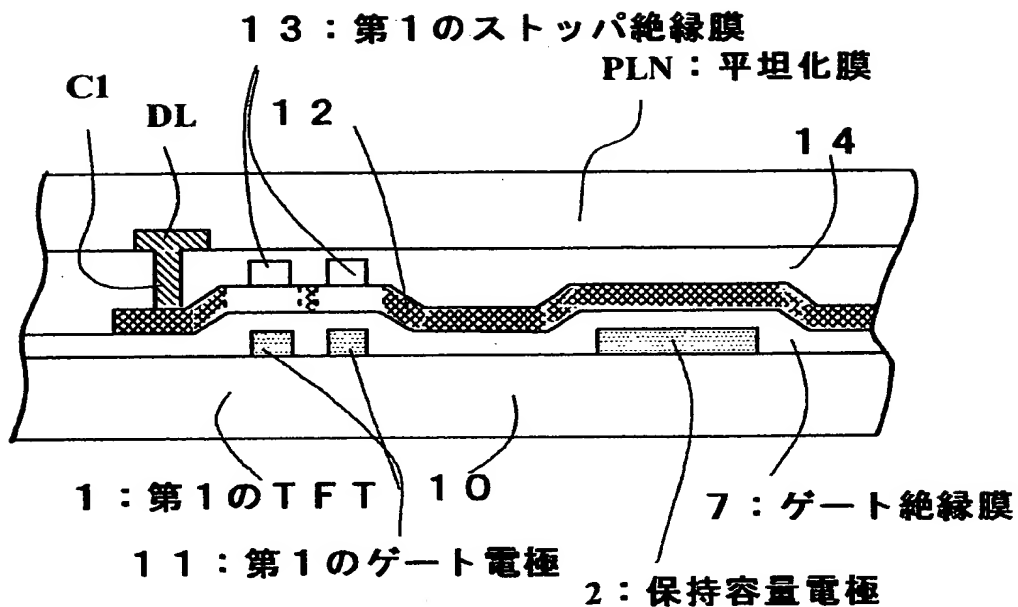
【図 7】



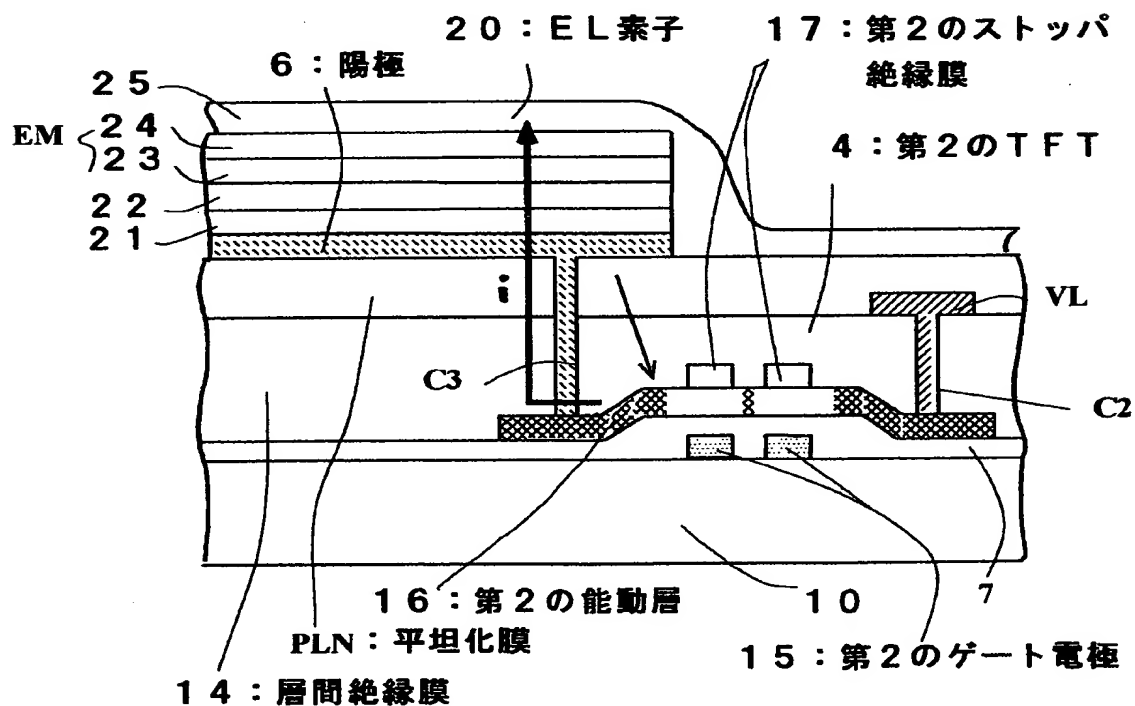
【図 8】



【图9】



【图 10】



【書類名】 要約書

【要約】

【課題】 E L 素子は、自発光素子であるため、この発光光が T F T に浸入し、暗電流を発生させ、E L 素子の本来の輝度よりもより明るくなってしまう問題があった。

【解決手段】 E L 素子 2 0 とこれに近接する薄膜トランジスタ 4 の拡散領域の界面 F 1 を離間させる。また E L 素子 2 0 と前記界面 F 1 との間に遮光膜 B M 2 を設ける。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社